



IV. Opis programu studiów

3. KARTA PRZEDMIOTU

Kod przedmiotu	Kod przedmiotu z systemu USOS
Nazwa przedmiotu	Procesory sygnałowe
Nazwa przedmiotu w języku angielskim	Digital Signal Processors
Obowiązuje od roku akademickiego	2019/20

USYTUOWANIE MODUŁU W SYSTEMIE STUDIÓW

Kierunek studiów	
Poziom kształcenia	
Profil studiów	
Forma i tryb prowadzenia studiów	
Zakres	
Jednostka prowadząca przedmiot	
Koordinator przedmiotu	Dr hab. inż. Grzegorz Radomski
Zatwierdził	Dziekan Wydziału Elektrotechniki Automatyki i Informatyki Dr hab. inż. Antoni Różowicz, prof. PŚk

OGÓLNA CHARAKTERYSTYKA PRZEDMIOTU

Przynależność do grupy/bloku przedmiotów	
Status przedmiotu	
Język prowadzenia zajęć	
Usytuowanie modułu w planie studiów - semestr	
Wymagania wstępne	Architektura systemów komputerowych, Programowanie w języku C++
Egzamin (TAK/NIE)	
Liczba punktów ECTS	

Forma prowadzenia zajęć	wykład	ćwiczenia	laboratorium	projekt	Inne
Liczba godzin w semestrze	18	0	9	9	0

EFEKTY UCZENIA SIĘ

Kategoria	Symbol efektu	Efekty kształcenia	Odniesienie do efektów kierunkowych
Wiedza	W01	Posiada podstawową znajomość techniki cyfrowego przetwarzania sygnałów, organizacji jądra procesora sygnałowego i zasad funkcjonowania mikroprocesora.	INF2_W03 INF2_W06 INF2_W08
	W02	Zna właściwości architektury typu Harvard.	INF2_W0
	W03	Zna maszynową reprezentację danych i zasady realizacji podstawowych operacji arytmetycznych z użyciem asemblera.	INF2_U19
Umiejętności	U01	Potrafi zapisywać algorytmy na procesor sygnałowy.	INF2_U09 INF2_U19
	U02	Potrafi wykorzystywać równoległości przetwarzania informacji udostępniane przez mechanizmy procesora sygnałowego.	INF2_U09
	U03	Potrafi dokonać syntezy, zaprogramować i uruchomić algorytm graficzny na procesorze sygnałowym.	INF2_U08 INF2_U12
Kompetencje społeczne	K01	Potrafi dzielić zadanie projektowe na członków zespołu jak i realizować elementy projektu we współpracy z innymi realizatorami projektu.	INF2_K01 INF2_K02
	K02		
	...		

TREŚCI PROGRAMOWE

Forma zajęć*	Treści programowe
wykład	Architektura jądra procesora sygnałowego na przykładzie rodziny procesorów sygnałowych zmiennoprzecinkowych ADSP21XXX. Właściwości architektury super-harward.
	Jednostki obliczeniowe procesora sygnałowego: Multiplier/Accumulator Unit, ALU Unit, Shifter Unit, ich rejestry i instrukcje na nich operujące.
	Generatory adresów. Organizacja buforów cyklicznych z użyciem generatorów adresów Adresacja pamięci danych i pamięci programu z premodyfikacją i postmodyfikacją wartości rejestru indeksowego. Równoległa komunikacja z pamięcią danych i z pamięcią programu.
	Organizacja systemu przerwań procesora sygnałowego. Technika korzystania z przerwań sprzętowych. Instalacja procedur obsługi przerwań. Wykorzystanie rejestrów cieni.
	Urządzenia peryferyjne procesora sygnałowego: Timer, szybki port transmisji szeregowej, Host Interface Port, DMA Port.
	Arytmetyka procesorów sygnałowych. Stosowane kody liczbowe. Interface systemu. Stan początkowy procesora (po resecie).
	Interface pamięci. Rodzaje możliwych do dołączenia pamięci. Metody ładowania programów (booting).
	Omówienie listy instrukcji procesora sygnałowego. Zastosowania poszczególnych typów instrukcji. Instrukcje grupy Multifunction – zrównoleglenie operacji obliczeniowych i transmisji danych.
	Środowisko programistyczne procesorów sygnałowych – Visual DSP++. Fazy tworzenia projektu aplikacji na procesor sygnałowy.
	Biblioteki języka C na zmiennoprzecinkowe procesory sygnałowe ADSP 21XXX. Technika programowania hybrydowego C, C++, Assembler.
	Varia: problemy, sztuczki, chwytły, rozwiązania problemów.
	Przykładowe aplikacje na procesor sygnałowy (na przykład aplikacje modulatorów i demodulatorów sygnałów, wyznaczania wartości funkcji trygonometrycznych metoda cordic, pierwiastkowania).
ćwiczenia	1.

	2.
laboratorium	Analiza prostych programów przykładowych na procesor sygnałowy. Symulacja przykładowych programów. Opcje symulatora. Architektura procesora. Jednostki obliczeniowe procesora sygnałowego: Multiplier/Accumulator Unit, ALU Unit, Shifter Unit, ich rejestry i instrukcje na nich operujące.
	Pisanie prostych programów na procesor sygnałowy. (np. Algorytm filtru FIR, algorytm wykrywania krawędzi) Wykorzystanie w programie cech architektury procesora sygnałowego: generatory adresów, organizacja buforów cyklicznych, instrukcje z grupy multifunction, równoległa komunikacja z pamięcią danych i z pamięcią programu. Konfiguracja procesora sygnałowego. Kompilacja programów. Symulacja i emulacja programów. Poprawianie błędów.
	Organizacja systemu przerwań procesora sygnałowego. Technika korzystania z przerwań sprzętowych. Instalacja procedur obsługi przerwań. Wykorzystanie rejestrów cieni.
	Organizacja zajęć. Ustalenie tematów projektów. BHP.
projekt	Analiza prostych programów przykładowych na procesor sygnałowy. Symulacja przykładowych programów. Opcje symulatora. Architektura procesora. Jednostki obliczeniowe procesora sygnałowego: Multiplier/Accumulator Unit, ALU Unit, Shifter Unit, ich rejestry i instrukcje na nich operujące.
	Pisanie prostych programów na procesor sygnałowy. (np. Algorytm filtru FIR, algorytm wykrywania krawędzi) Wykorzystanie w programie cech architektury procesora sygnałowego: generatory adresów, organizacja buforów cyklicznych, instrukcje z grupy multifunction, równoległa komunikacja z pamięcią danych i z pamięcią programu. Konfiguracja procesora sygnałowego. Kompilacja programów. Symulacja i emulacja programów. Poprawianie błędów.
	Organizacja systemu przerwań procesora sygnałowego. Technika korzystania z przerwań sprzętowych. Instalacja procedur obsługi przerwań. Wykorzystanie rejestrów cieni.
	Symulacja działania napisanych programów. Poprawianie błędów.
	Uruchamianie napisanych programów na płycie uruchomieniowej procesora sygnałowego. Poprawianie błędów.
	Testowanie poprawności napisanych programów. Wpis ocen.
inne (jakie)	1.
	2.

*) zostawić tylko realizowane formy zajęć

METODY WERYFIKACJI EFEKTÓW UCZENIA SIĘ

Symbol efektu	Metody sprawdzania efektów uczenia się					
	Egzamin ustny	Egzamin pisemny	Kolokwium	Projekt	Sprawozdanie	Inne
W01				X	X	
W02				X	X	
W03				X	X	
U01				X		
U02				X		
U03				X		
K01				X		
K02						
...						

A.

FORMA I WARUNKI ZALICZENIA

Forma zajęć*	Forma zaliczenia	Warunki zaliczenia
wykład		Poprawne napisanie kolokwium.
ćwiczenia		
laboratorium		Poprawna realizacja zadań laboratoryjnych.
projekt		Poprawna realizacja zadania projektowego.
inne (jakie)		

*) zostawić tylko realizowane formy zajęć

NAKŁAD PRACY STUDENTA

Bilans punktów ECTS							
Lp.	Rodzaj aktywności	Obciążenie studenta					Jednostka
		W	C	L	P	S	
1.	Udział w zajęciach zgodnie z planem studiów	18	0	9	9		h
3.	Inne (konsultacje, egzamin)*	2	0	2	2		h
4.	Razem przy bezpośrednim udziale nauczyciela akademickiego	44					h
5.	Liczba punktów ECTS, którą student uzyskuje przy bezpośrednim udziale nauczyciela akademickiego	1,76					ECTS
6.	Liczba godzin samodzielnej pracy studenta	31					h
7.	Liczba punktów ECTS, którą student uzyskuje w ramach samodzielnej pracy	1,24					ECTS
8.	Nakład pracy związany z zajęciami o charakterze praktycznym	18					h
9.	Liczba punktów ECTS, którą student uzyskuje w ramach zajęć o charakterze praktycznym	1,23					ECTS
10.	Sumaryczne godzinowe obciążenie pracą studenta	75					h
11.	Punkty ECTS za moduł <i>1 punkt ECTS=25 godzin obciążenia studenta</i>	3					

* wszelkie formy weryfikacji efektów, w tym egzaminy oraz nie więcej niż 2 godziny konsultacji dla każdej formy zajęć

LITERATURA

1. . Visual DSP++ Getting Started Guide, Analog Devices 2007.
2. Visual DSP++ Compiler and Library Manual, Analog Devices 2010.
3. Vijay Madisetti.: The Digital Signal Processing Handbook, CRC Press; 2 edition, 2009.

Uwaga: wykaz literatury winien uwzględniać aktualne i dostępne publikacje